

Preliminary Specifications Subject to Change without Notice

DESCRIPTION

JW[®]3330 是一颗低功耗，100V 高边 N 沟道 MOSFET 控制器。通过切断高边开关断开供电，可避免系统地线断开，使得主机与电池组之间进行持续通信。

独立的使能输入允许单独导通和关断充电和放电 FET，从而提供灵活的电池系统保护方案。

JW3330可以与模拟前端芯片搭配使用，支持3串至20串电池模拟前端控制或专用的充电状态（SOC）跟踪电量监测计器件。

Company's Logo is Protected, "JW" and "JOULWATT" are Registered Trademarks of JoulWatt technology Inc.

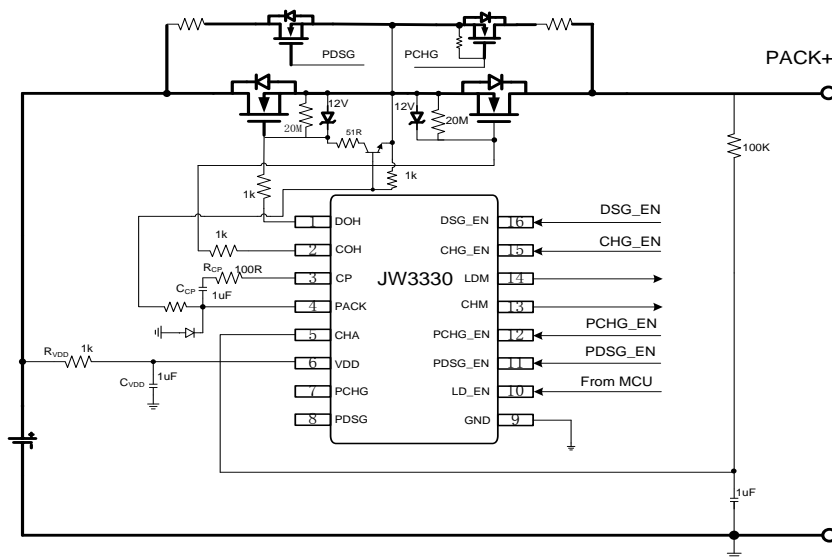
FEATURES

- 耐受高压最大100V
- 宽输入电压范围6.2V~90V
- 充电和放电高边NMOS FET驱动器
- 预充电和预放电高边NMOS FET驱动器
- 独立的数字使能充/放/预充/预防电控制
- 外围器件少
- 基于可扩展外部电容的电荷泵，适用于不同范围内的并行FET
- 静态功耗，正常模式：60μA Typ.
待机模式：12.5μA Typ.
- 具备高边负载检测和充电器检测逻辑
- 可直接与AFE搭配使用
- 封装：TSSOP16/SOP8

APPLICATIONS

- 电动自行车，电动摩托车
- 应急电源

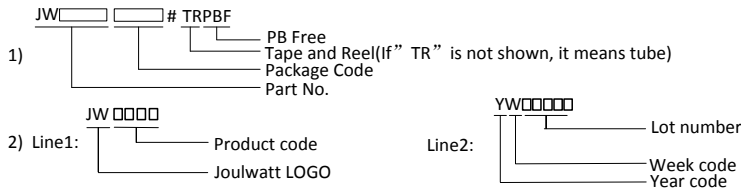
TYPICAL APPLICATION



ORDER INFORMATION

DEVICE ¹⁾	PACKAGE	TOP MARKING ²⁾
JW3330TSSOPA#TRPBF	TSSOP16	JW3330 YW□□□□□
JW3330SOPB#TRPBF	SOP8	JW3330 YW□□□□□

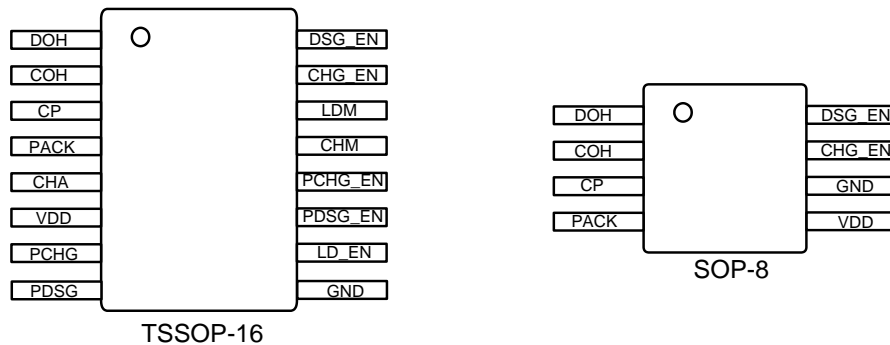
Notes:



3) All Joulwatt products are packaged with Pb-free and halogen-free materials and compliant to RoHS standards.

PIN CONFIGURATION

TOP VIEW



ABSOLUTE MAXIMUM RATING¹⁾

VDD, CHA, COH , PCHG, PDSG.....	-0.3V to +100V
PACK, DOH.....	-1V to +100V
COH-PACK, DOH-PACK, PCHG-PACK, PDSG-PACK.....	-0.3V to 17V
CP-PACK, CHG_EN,DSG_EN, LD_EN, PCHG_EN, PDSG_EN.....	-0.3V to 17V
LDM, CHM.....	-0.3V to 7V
Junction Temperature ²⁾³⁾	150°C
Lead Temperature	260°C
Storage Temperature	-65°C to +150°C

RECOMMENDED OPERATING CONDITIONS

Input Voltage VDD6.2V to 90V
 CHG_EN, DSG_EN, PCHG_EN, PDSG_EN.....0V to 15V
 Operating Junction Temperature-40°C to 125°C

THERMAL PERFORMANCE⁴⁾

θ_{JA} θ_{JC}

TSSOP16..... 107...42°C/W
 SOP8..... 120...68°C/W

Note:

- 1) Exceeding these ratings may damage the device. These stress ratings do not imply function operation of the device at any other conditions beyond those indicated under RECOMMENDED OPERATING CONDITIONS.
- 2) The JW330 includes thermal protection that is intended to protect the device in overload conditions. Continuous operation over the specified absolute maximum operating junction temperature may damage the device.
- 3) The device is not guaranteed to function outside of its operating conditions.
- 4) Measured on JESD51-7, 4-layer PCB.

ELECTRICAL CHARACTERISTICS

<i>TA = 25°C, V_{DD}=60V, unless otherwise stated.</i>						
Item	Symbol	Condition	Min.	Typ.	Max.	Units
Power supply						
Power supply range	V _{DD}		6.2		80	V
Power-on reset threshold	V _{POR}	Rising		3.4	4	V
		Falling hysteresis		0.3		V
Current Consumption during full power	I _{FP}	All EN pin drive High		60	105	μA
Current Consumption during idle	I _{IDLE}	All EN pin drive Low	5.8	12.5	16.5	μA
Current Consumption during shutdown	I _{SD}	V _{DD} <V _{POR} Or all EN pin drive Low			1	μA
Charge Pump						
Charge pump voltage	V _{CP}	V _{BAT} < V _{CPEN}		0		V
		V _{BAT} ≥ V _{CPEN}	9	10	12.5	V
Battery voltage at which charge pump enable	V _{CPEN}		4.9	5.5	6.1	V
Charge pump UVLO threshold	V _{CPUVLO}	Rising	6.8	8.3	10.2	V
		Falling hysteresis		2		V
Charge pump output current capability	I _{CP}	V _{CP} =12V		16		μA
Input Control Signal						
Digital low input low level for CHG_EN, DSG_EN, PCHG_EN, PDSG_EN, LD_EN	V _{IL}				0.8	V
Digital low input high level for CHG_EN, DSG_EN, PCHG_EN, PDSG_EN, LD_EN	V _{IH}		2.1			V
Internal pull down resistor	I _{PD}		50	100	150	nA

Charge and Discharge FET Driver						
Charge FET gate drive voltage	V _{CHG_ON}		9	10	12.5	V
Charge FET driver on resistance	R _{CHG_ON} ⁵⁾			0.3		kΩ
Charge FET driver off resistance	R _{CHG_OFF} ⁵⁾			0.3		kΩ
Discharge FET gate drive voltage	V _{DSG_ON}		9	10	12.5	V
Discharge FET driver on resistance	R _{DSG_ON} ⁵⁾			0.1		kΩ
Discharge FET driver off resistance	R _{DSG_OFF} ⁵⁾			0.1		kΩ
Pre-charge FET gate drive voltage	V _{PCHG_ON}		9	10	12.5	V
Pre-charge FET driver on resistance	R _{PCHG_ON} ⁵⁾			10		kΩ
Pre-charge FET driver off resistance	R _{PCHG_OFF} ⁵⁾			10		kΩ
Pre-discharge FET gate drive voltage	V _{PDSG_ON}		9	10	12.5	V
Pre-discharge FET driver on resistance	R _{PDSG_ON} ⁵⁾			10		kΩ
Pre-discharge FET driver off resistance	R _{PDSG_OFF} ⁵⁾			10		kΩ
Load and Charger Detection						
Load detection pull up resistor	R _{PU}		28	40	52	kΩ
Load detection threshold	V _{LD}		VDD-1.2	VDD-1	VDD-0.8	V
Load detection output pin pull up current	I _{LDM}			100		μA
Load detection deglitch time	t _{LD} ⁵⁾			30		mS
Charger detection pull down current	I _{PD}		0.5	1	1.5	uA
Charger detection threshold	V _{CHAR}		VDD-0.04	VDD-0.08	VDD-0.12	V
Charger detection output pin pull down current	I _{CHM}			10		μA
Charger detection deglitch time	t _{CD} ⁵⁾			30		ms
Protection						
Chip over temperature protection threshold ⁵⁾	T _{CHIP} ⁵⁾			150		°C
Chip over temperature protection release threshold ⁵⁾	T _{CHIPR} ⁵⁾			125		°C
Timing Requirements						
Charge pump start up time from zero volt to charge pump UVLO threshold	t _{CPON} ⁵⁾	C _{CP} =1μF		100		ms
MOS turn on propagation delay	t _{propH} ⁵⁾	C _L =1nF		1.37		μs
MOS turn off propagation delay	t _{propL} ⁵⁾	C _L =1nF		0.5		μs

CHG FET turn on rise time	$t_{CHGON}^{5)}$	$C_L=10nF,$ 20% to 80%		8		μs
CHG FET turn off fall time	$t_{CHGOFF}^{5)}$	$C_L=10nF,$ 80% to 20%		16		μs
DISCHG FET turn on rise time	$t_{DSGON}^{5)}$	$C_L=10nF,$ 20% to 80%		4		μs
DISCHG FET turn off fall time	$t_{DSGOFF}^{5)}$	$C_L=10nF,$ 80% to 20%		3		μs
PCHG FET turn on rise time	$t_{PCHGON}^{5)}$	$C_L=10nF,$ 20% to 80%		150		μs
PCHG FET turn off fall time	$t_{PCHGOFF}^{5)}$	$C_L=10nF,$ 80% to 20%		150		μs
PDSG FET turn on rise time	$t_{PDSGON}^{5)}$	$C_L=10nF,$ 20% to 80%		150		μs
PDSG FET turn off fall time	$t_{PDSGOFF}^{5)}$	$C_L=10nF,$ 80% to 20%		150		μs

Note:

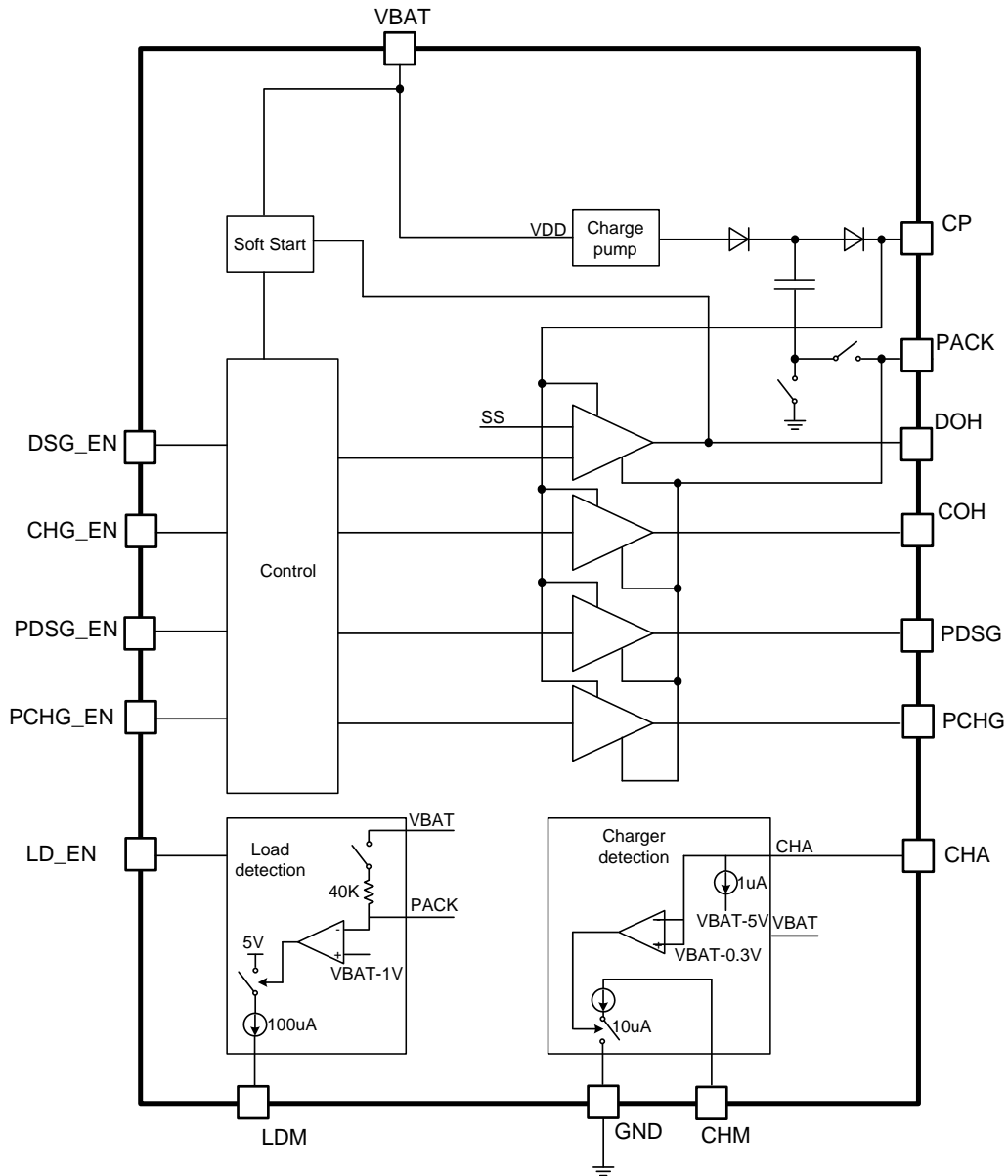
5) Guaranteed by design.

PIN DESCRIPTION

Pin TSSOP16	Name	Description
1	DOH	Discharge FET driver pin.
2	COH	Charge FET driver pin.
3	CP	Charge pump output pin. Connect a resistor and capacitor to PACK pin.
4	PACK	Load detection input pin and connect to MOSFET source.
5	CHA	Charger detection input pin.
6	VDD	Input power supply.
7	PCHG	Pre-charge FET drive pin.
8	PDSG	Pre-discharge FET drive pin.
9	GND	Ground.
10	LD_EN	Load detection enable pin.
11	PDSG_EN	Pre-discharge FET enable pin.
12	PCHG_EN	Pre-charge FET enable pin.
13	CHM	Charger detection output pin.
14	LDM	Load detection output pin.
15	CHG_EN	Charge FET enable pin.
16	DSG_EN	Discharge FET enable pin.

Pin SOP8	Name	Description
1	DOH	Discharge FET driver pin.
2	COH	Charge FET driver pin.
3	CP	Charge pump output pin. Connect a resistor and capacitor to PACK pin.
4	PACK	Connect to MOSFET source.
5	VDD	Input power supply.
6	GND	Ground.
7	CHG_EN	Charge FET enable pin.
8	DSG_EN	Discharge FET enable pin.

BLOCK DIAGRAM



FUNCTIONAL DESCRIPTION

JW3330 是一颗低功耗，高边 N 沟道 MOSFET 驱动控制芯片，使低边保护系统实现高边保护功能。

高边保护系统相对于低边保护系统有以下优势，高边保护发生后，系统侧的主机仍然能够和电池包里的 MCU 进行通讯，这点是低边保护系统难以实现的。

JW3330 允许独立地控制充放电管，通过 CHG_EN 和 DSG_EN 脚实现，CHG_EN 和 DSG_EN 脚可以连接到 AFE(Analog Front End) 的低边驱动输出脚上，或者连接到 MCU。

正常状态下，AFE 使能 CHG_EN 和 DSG_EN，打开充电管和放电管。当故障发生时，AFE 通过 CHG_EN 和 DSG_EN 关闭充电管或放电管。

JW3330 通过 PACK 脚和 CHA 脚检测负载和充电器的连接情况，通过 LDM 和 CHM 脚将检测结果反馈给 AFE 或者 MCU，具体检测逻辑见负载检测和充电器检测描述。

为了安全起见，所有使能脚上有内部 100nA 下拉电流。

Power on Reset

JW3330 从 VBAT 脚取电，当 VBAT 脚电压大于 V_{POR} ，芯片开始工作，此时芯片内部逻辑电路开始工作。当 VBAT 电压大于 V_{CPEN} 阈值后，charge pump 电路允许工作。

考虑到汽车应急启动电源的应用。大电流放电时电池电压可能下跌，因此将芯片的启动电压设计为 4V，保证电池瞬间下降到 4V 时，芯片逻辑电路仍然正常工作。

Shutdown Mode

当 VBAT 电压低于 V_{POR} 时，芯片处于关闭模式，此时芯片功耗将至最低，小于 $1\mu A$ 。

Idle Mode

当所有输入 PCHG_EN, PDSG_EN, CHG_EN, DSG_EN, LD_EN 均为逻辑低电平，JW3330 处于待机状态，待机状态下，芯片内部只有充电

器检测电路处于工作状态，其他电路处于关闭状态。此时芯片功耗约 $12.5\mu A$ ，不包括充电器检测的 $1\mu A$ 下拉电流。

Normal Mode

当输入信号 LD_EN 为高时，负载检测电路开始工作；当 charge pump 电路开始工作，去掉充电器检测和负载检测的上下拉电流，整个芯片功耗不超过 $105\mu A$ (Charge pump 启动完成)。

Charge Pump Control

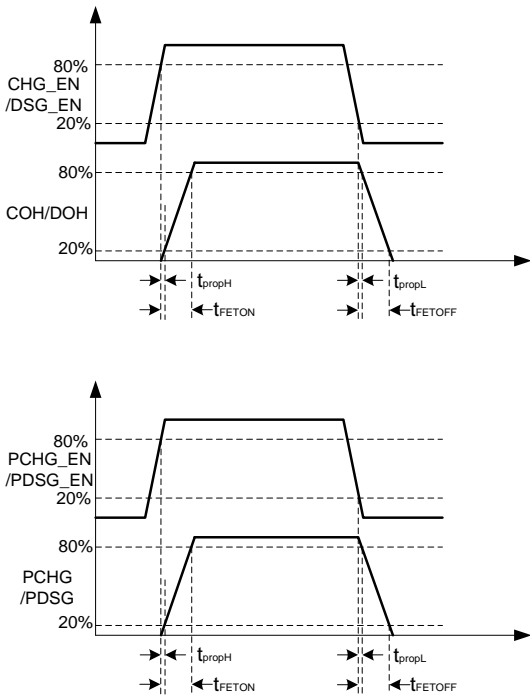
JW3330 内部集成电荷泵，CP 与 PACK 之间需要一个 $1\mu F$ 的电容。当 VBAT 电压大于 V_{CPEN} 阈值后，charge pump 电路允许工作，芯片将 CP 电容 pump 到 10V。

增大 CP 电容值会使得电荷泵启动时间 t_{CPON} 加长。使用示波器观测 CP 脚的电压会增加电荷泵的负载，导致观测到的电压偏低，因此需要使用高阻抗测量设备观察 CP。

当 PDSG_EN, PCHG_EN, CHG_EN 和 DSG_EN 有一个为高时，电荷泵开始工作，四个个信号全为低时，电荷泵停止工作。电荷泵不会主动放电，而是通过漏电放电。

启动电荷泵后，CP 电压开始上升，当 CP-PACK 电压高于内部 V_{CPUVLO} ，认为电荷泵开启，电荷泵继续工作使得 CP-PACK 电压达到内部设定值。当 CP-PACK 大于 V_{CPUVLO} 后，即允许充放电管开启，否则，不允许充放电主管和预充预放电管开启。

当电荷泵完全开启后，PCHG_EN/PDSG_EN/CHG_EN/DSG_EN 使能到 PCHG/PDSG/COH/DOH 输出高电平的延时为 $(t_{propH} + \text{FET 上升时间})$ ，PCHG_EN/PDSG_EN/CHG_EN/DSG_EN 关闭到 PCHG/PDSG/COH/DOH 输出低电平的延时为 $(t_{propL} + \text{FET 下降时间})$ 。



Charge Pump UVLO

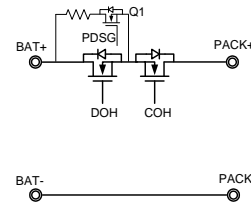
为了防止 Charge pump 电压过低，导致 MOS 开启时阻抗过大。芯片内部对 Charge pump 做了欠压锁定，当 Charge pump 电压超过 V_{CPUVLO} Rising 阈值后，允许 MOS 管开启；当 Charge pump 电压低于 V_{CPUVLO} falling 阈值时，所有 MOS 均禁止开启。

Pre-charge Control

当电池深放电后，PCHG 可以驱动一个独立的充电回路为电池充电，此充电回路需要串联一个限流电阻来限制充电电流大小(多数充电器没有预充电功能)。预充电电流通常应该小于 1/10*I_{CC}。通过 PCHG_EN 脚，MCU 或者 AFE 可以控制 PCHG 脚输出驱动 NMOS。

Pre-discharge Control

为兼容客户现有设计并考虑到实际应用中存在容性负载情况，JW3330 提供了预放电 MOS 驱动 PDSG，预放电回路通过电阻限流，限制容性负载启动时的电流冲击。



Load Detection

当 LD_EN 使能时，负载检测电路开启。负载检测通过 PACK 脚完成。PACK 通过 40K 电阻上拉到 VDD，如果 V_{PACK}>VDD-1V，则认为负载移除，LDM 脚上拉断开；否则，认为负载未移除，LDM 脚上拉连接。负载检测延时为 30ms。

当 LD_EN 为低时，负载检测电路关闭，PACK 脚上拉电阻断开，LDM 脚上拉电流源断开。

Charger Detection

当 V_{VDD}>V_{POR}，充电器检测电路开启。充电器检测通过 CHA 脚完成，CHA 下拉 1μA 电流，下拉钳位电压 VDD-5V，CHA 与 CHA+之间通过 100K 电阻连接，如果 CHA 脚的电压<V_{CHAR}，则认为充电器移除，CHM 脚下拉断开；否则，认为是充电器插入，CHM 脚下拉连接。充电器检测延时为 30ms。

PCB 注意事项

1. R_{CP} 和 C_{CP} 靠近芯片 CP 和 PACK 引脚；
2. R_{VDD} 和 C_{VDD} 靠近芯片 VDD 和 GND 引脚；
3. 单点接地

PACKAGE OUTLINE

TSSOP16 Unit: mm

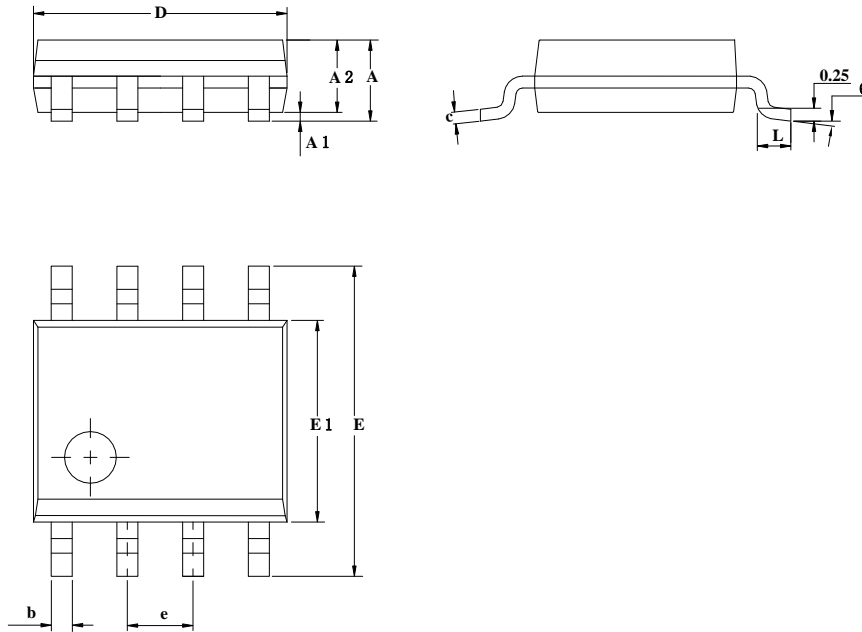
Symbol	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.20
A1	0.05	—	0.15
A2	0.80	0.90	1.00
b	0.19	—	0.30
c	0.09	—	0.20
D	4.90	5.00	5.10
E	6.25	6.40	6.55
E1	4.30	4.40	4.50
e	0.65(BSC)		
L	0.50	—	0.70
θ	0°	—	8°

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPAE

Package Type	Pin1 Quadrant
TSSOP16	1

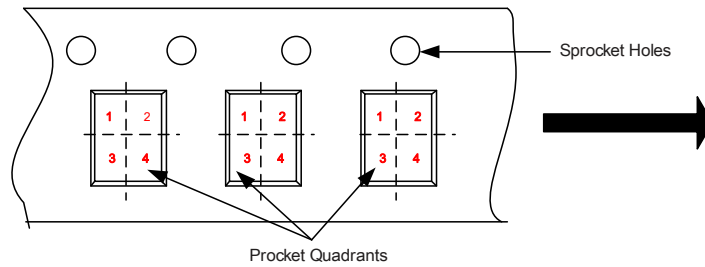
SOP8

UNIT: mm



Symbol	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.75
A1	0.05	0.15	0.25
A2	1.25	1.40	1.65
b	0.32	0.42	0.52
c	0.10	0.20	0.30
D	4.50	5.00	5.50
E	5.50	6.00	6.50
E1	3.50	3.90	4.30
e	1.27TYP		
L	0.40	—	1.27
θ	0°	—	8°

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPAE



Package Type	Pin1 Quadrant
SOP8	1

IMPORTANT NOTICE

- Joulwatt Technology Inc. reserves the right to make modifications, enhancements, improvements, corrections or other changes without further notice to this document and any product described herein.
- Any unauthorized redistribution or copy of this document for any purpose is strictly forbidden.
- Joulwatt Technology Inc. does not warrant or accept any liability whatsoever in respect of any products purchased through unauthorized sales channel.

Copyright © 2021 JW3330 Incorporated.

All rights are reserved by Joulwatt Technology Inc.